

Docket No.: SON-2778
(PATENT)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Tetsumasa MEGURO

Application No.: Not Yet Assigned

Group Art Unit: N/A

Filed: July 15, 2003

Examiner: Not Yet Assigned

For: CLOCK SWITCHING CIRCUIT

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

MS Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

Country	Application No.	Date
Japan	P2002-207210	July 16, 2002

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: July 15, 2003

Respectfully submitted,

By _____

Ronald P. Kananen

Registration No.: 24,104

(202) 955-3750

Attorneys for Applicant

503P07974500

日本特許庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

2002年 7月16日

出願番号

Application Number:

特願2002-207210

[ST.10/C]:

[JP2002-207210]

出願人

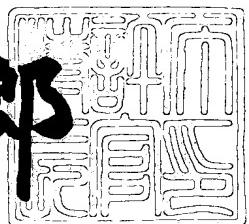
Applicant(s):

ソニー株式会社

2003年 6月 2日

特許長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3042403

【書類名】 特許願
 【整理番号】 0290201401
 【提出日】 平成14年 7月16日
 【あて先】 特許庁長官殿
 【国際特許分類】 G06F 1/04 301
 G06F 1/10

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
 内

【氏名】 目黒 哲正

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100094053

【弁理士】

【氏名又は名称】 佐藤 隆久

【手数料の表示】

【予納台帳番号】 014890

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707389

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 クロック切り替え回路

【特許請求の範囲】

【請求項1】

第1および第2のクロック信号を含む複数のクロック信号を入力し、出力すべき1つのクロック信号を前記第1のクロック信号から前記第2のクロック信号に切り替えるクロック切り替え回路であって、

前記クロック信号、当該クロック信号の選択信号、および許可信号をそれぞれ入力し、前記選択信号と前記許可信号に応じて前記クロック信号の供給と停止を制御する複数のユニット回路と、

複数の前記ユニット回路の出力状態をモニタし、前記第1のクロック信号の停止によって複数の前記ユニット回路の全てがクロック信号の出力を停止したときに、前記第2のクロック信号の供給を開始することを許可する前記許可信号を複数の前記ユニット回路に付与するフィードバック回路と、

を有しているクロック切り替え回路。

【請求項2】

複数の前記ユニット回路のそれぞれが、

前記選択信号によって前記第1のクロック信号の停止が指示されたときに、前記出力状態のモニタに用いられるモニタ信号について、前記第1のクロック信号の供給状態を示す電圧レベルから停止状態を示す電圧レベルに変化させるタイミングを遅延させ、前記選択信号によって前記第2のクロック信号の供給開始が指示されたときに、当該第2のクロック信号の供給開始動作を、前記許可信号がアクティブとなる時を起点に遅延させる遅延部を、

含む請求項1に記載のクロック切り替え回路。

【請求項3】

複数の前記ユニット回路のそれぞれが、前記遅延部により動作タイミングが制御され、入力した前記クロック信号の出力を停止または開始するクロック出力ゲート部をさらに有し、

前記遅延部および前記クロック出力ゲート部が、入力した前記クロック信号に

同期して動作する

請求項1に記載のクロック切り替え回路。

【請求項4】

複数の前記ユニット回路の全ての出力に接続され、複数の前記ユニット回路から出力される複数の前記クロック信号の何れか1つを出力する最終段の出力回路と、

複数の前記ユニット回路のそれぞれにおいて前記選択信号の入力段に設けられ、前記出力回路から出力されるクロック信号に同期して動作し、複数の前記ユニット回路の前記選択信号の位相を揃える複数の同期手段と、

をさらに有する請求項1に記載のクロック切り替え回路。

【請求項5】

前記遅延部が、入力した前記クロック信号に同期して動作し、
複数の前記ユニット回路のそれぞれにおいて前記遅延部の入力段に設けられ、
入力した前記クロック信号に同期して動作する同期手段をさらに有している
請求項1に記載のクロック切り替え回路。

【請求項6】

複数の前記ユニット回路の全ての出力に接続され、複数の前記ユニット回路から出力される複数の前記クロック信号の何れか1つを出力する最終段の出力回路をさらに有し、

最終段の前記出力回路は、前記許可信号に応じて当該出力回路の出力側ノードを放電する放電手段を具備している

請求項1に記載のクロック切り替え回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数のクロック信号の中から選択された第1のクロック信号を出力しているときに、入力される選択信号に応じて、出力すべきクロック信号を第1のクロック信号から第2のクロック信号に切り替えるクロック切り替え回路に関する。

【0002】

【従来の技術】

L S I の消費電力は、 L S I を動作させるクロック信号の周波数に比例する。そこで、 L S I の負荷が軽いときには、より低い周波数のクロックに切り替える等、 L S I の動作状態に応じてクロック周波数を切り替える方法が知られている。

【0003】

図8に、クロックを切り替える方法における、一般的な動作タイミングチャートを示す。

周波数の異なる2つのクロック信号 $c1k_m$, $c1k_n$ のうち一方を選択して L S I に供給するクロック信号 $c1k_{out}$ を生成する。図8 (A) にクロック信号 $c1k_m$ の波形、図8 (B) にクロック信号 $c1k_n$ の波形、図8 (E) にクロック信号 $c1k_{out}$ の波形を示す。図8 (C) および図8 (D) に、クロック信号の選択信号の波形を示す。

選択信号 $s1l_m$ が “H” のときにクロック信号 $c1k_m$ が、選択信号 $s1l_n$ が “H” のときにクロック信号 $c1k_n$ が選択される。

クロック信号と選択信号の位相関係によっては、図8 (E) に示すようにハザード100が発生してしまう。ハザード100が発生すると、 L S I が誤動作することがあり、クロック切り替え回路にハザードの発生を防止する技術が必須となる。

【0004】

特開2001-177510号公報において記載された多相クロック生成回路は、入力データ信号の動作周波数と同一周波数となるように制御される P L L 構成となっている。このため同じ周波数で、位相差が一定で、位相の異なる複数のクロック信号が多相クロック生成回路から出力される。複数のクロック信号に同期した選択信号を生成させ、選択信号を選択制御回路内で複数のクロック信号でラッチさせてから、クロック信号を切り替えるためのセレクタに出力している。また、セレクタでは切り替える2つのクロック信号のレベルが合うタイミングでクロック信号の切り替えを行っている。その結果、上記公報に記載の技術において

て、任意の時刻においてハザードの発生しないクロック信号の切り替えを実現している。

【0005】

【発明が解決しようとする課題】

ところが、上述した公報に記載された技術において、多相クロック生成回路内に、入力データ信号と同じ周波数の基準クロック信号を発生させる発振器が内蔵されており、この基準クロックを元に周波数が同一で位相が異なる複数のクロック信号を生成している。したがって、上記公報に記載されたクロック信号の切り替え方法は、複数のPLL回路から生成される複数のクロック信号のように周波数および位相が異なる複数のクロック信号に対して適用できない。

【0006】

本発明の目的は、周波数および位相が異なる複数のクロック信号の中で出力中の第1のクロック信号を、任意に選択された第2のクロック信号に、ハザードの発生を防止しながら切り替えるクロック切り替え回路を新たに提供することにある。

【0007】

【課題を解決するための手段】

本発明に係るクロック切り替え回路は、上記目的を達成するためのものであり、第1および第2のクロック信号を含む複数のクロック信号を入力し、出力すべき1つのクロック信号を前記第1のクロック信号から前記第2のクロック信号に切り替えるクロック切り替え回路であって、前記クロック信号、当該クロック信号の選択信号、および許可信号をそれぞれ入力し、前記選択信号と前記許可信号に応じて前記クロック信号の供給と停止を制御する複数のユニット回路と、複数の前記ユニット回路の出力状態をモニタし、前記第1のクロック信号の停止によって複数の前記ユニット回路の全てがクロック信号の出力を停止したときに、前記第2のクロック信号の供給を開始することを許可する前記許可信号を複数の前記ユニット回路に付与するフィードバック回路と、を有している。

【0008】

第1のクロック信号に対応したユニット回路に入力された選択信号に応じて、

当該ユニット回路から第1のクロック信号が出力されているとする。このとき第2のクロック信号に対応した他のユニット回路からはクロック信号が出力されていない。次に、これら2つの選択信号の論理（電圧レベル）が共に逆転して、出力すべきクロック信号が第1のクロック信号から第2のクロック信号に切り替えることが指示される。第1のクロック信号を出力していたユニット回路が第1のクロック信号の出力を停止させる。フィードバック回路が第1のクロック信号の停止を検出し、許可信号を複数の前記ユニット回路に付与する。第2のクロック信号に対応したユニット回路は、許可信号の入力により第2のクロック信号の供給を開始する。

【0009】

【発明の実施の形態】

本発明の実施形態は、複数のクロック信号の中から1つを選択するときに、選択されていたクロック信号を停止させ、全てのクロックが停止した状態を経てから、次に選択されるクロック信号の供給を開始することにより、ハザードのない出力クロックを生成するクロック切り替え回路に関する。

【0010】

【第1の実施形態】

図1は、第1の実施形態におけるクロック切り替え回路のブロック図である。

図1に図解したクロック切り替え回路は、複数のクロック信号の中から1つを選択して出力するクロック選択回路10を有する。クロック選択回路10は、入力されるクロック信号数に応じた数の複数のユニット回路 10_{-1} , 10_{-2} , ..., 10_{-x} から構成されている。ユニット回路 10_{-1} にクロック信号 $c1k_{-1}$ と選択信号 $s1e1_{-1}$ が入力され、ユニット回路 10_{-2} にクロック信号 $c1k_{-2}$ と選択信号 $s1e1_{-2}$ が入力され、ユニット回路 10_{-x} にクロック信号 $c1k_{-x}$ と選択信号 $s1e1_{-x}$ が入力される。それぞれのユニット回路は、選択信号がアクティブのときに入力されているクロック信号を出力し、それ以外のときは、クロック信号の出力を停止させるクロック信号の供給と停止の制御回路である。

入力されるクロック信号 $c1k_{-1}$, $c1k_{-2}$, ..., $c1k_{-x}$ は1つの基準

クロック信号から異なる分周比率にて分周して生成されたクロック信号でも構わない。あるいは、複数の異なるPLL回路や発振器から独立して生成されたクロック信号でも構わない。つまり、クロック信号の位相と周波数が完全に揃っていない場合であってもよい。

1つのクロックが選択されるように、選択信号sel_1, sel_2, … sel_xのうち1つの選択信号が“H”レベルとなり、その他の選択信号は“L”レベルとなる。

【0011】

ユニット回路 $10-1, 10-2, \dots, 10-x$ のクロック信号の出力端子全てが、出力回路20の入力に接続されている。図1において、選択後のクロック信号を符号ckout_1, ckout_2, …, ckout_xで表記している。また、出力回路20として、選択後のクロック信号ckout_1, ckout_2, …, ckout_xを入力し、入力信号の論理和として出力クロック信号clkoutを出力するORゲートが設けられている。

【0012】

それぞれのユニット回路に、クロック供給の許可信号ckenの入力端子が設けられている。また、ユニット回路 $10-1, 10-2, \dots, 10-x$ のクロック信号の出力側に、出力状態のモニタ端子がそれぞれ設けられている。

ユニット回路 $10-1, 10-2, \dots, 10-x$ の、全てのモニタ端子と全ての許可信号の入力端子との間にフィードバック回路30が設けられている。図1に図解したフィードバック回路30は、NORゲートである。フィードバック回路30は、各ユニット回路 $10-1, 10-2, \dots, 10-x$ の出力状態のモニタ信号cken_1, cken_2, …, cken_xを入力し、全てのモニタ信号でクロック信号の出力が停止されていることが確認されたときに、前述したクロック供給の許可信号ckenを全てのユニット回路に一括して供給するための回路である。

【0013】

各ユニット回路の構成は同じである。

図2に、ユニット回路の構成を、ユニット回路 $10-x$ で代表して示す。

ユニット回路 10_x は、前述したように、クロック信号 ck_x と、クロック信号 ck_x の選択時にアクティブとなる選択信号 sel_x 、および、クロック供給の許可信号 $chen$ を入力し、選択後のクロック信号 $ckout_x$ と、出力状態のモニタ信号 $cken_x$ を出力する。

【0014】

ユニット回路 10_x は、2つのフリップフロップ11, 12、ラッチ13、2つの2入力ORゲート15, 16、2つの2入力ANDゲート14, 17から構成されている。

ORゲート15, 16の一方の入力端子同士が接続されている。ORゲート16の他方の入力端子にクロック供給の許可信号 $chen$ が入力される。ORゲート16の出力端子がANDゲート17の一方の入力端子に接続され、ANDゲート17の他方の入力端子に選択信号 sel_x が入力される。ANDゲート17の出力端子がフリップフロップ11のD端子に接続され、フリップフロップ11のQ端子がフリップフロップ12のD端子に接続されている。フリップフロップ11のQ端子とフリップフロップ12のD端子との接続点が、ORゲート15と16の共通接続された一方の入力端子と、ラッチ13のD端子とに接続されている。フリップフロップ12のQ端子がORゲート15の他方の入力端子に接続され、ORゲート15の出力端子からモニタ信号 $cken_x$ が出力される。ラッチ13のQ端子がANDゲート14の一方の入力端子に接続されている。フリップフロップ11と12のクロック入力端子CK、ラッチ13の反転G端子、および、ANDゲート14の他方の入力端子に、クロック信号 ck_x が入力され、ANDゲート14の出力端子から出力クロック信号 $ckout_x$ が出力される。

【0015】

図2に図解したユニット回路 10_x は、大別すると、制御入力ゲート部10a、遅延部10b、クロック出力ゲート部10cからなる。

制御入力ゲート部10aは、クロック供給の許可信号 $chen$ および選択信号 sel_x の入力を制御する部分であり、ORゲート16とANDゲート17からなる。

遅延部10bは、実際のクロック停止をクロック停止指示から少なくとも1クロック周期だけ遅延させ、実際のクロック供給開始をクロック供給許可から少なくとも1クロック周期だけ遅延させる部分であり、2つのフリップフロップ11と12、ORゲート15からなる。

クロック出力ゲート部10cは、ラッチ13とANDゲート14からなる。クロック出力ゲート部10cにおいて、フリップフロップ11の出力を許可信号enoutとして、ラッチ13とANDゲート14によりラッチベースのクロックゲーティングが行われる。

【0016】

遅延部10bにおいて、クロック出力状態のモニタ信号cken_xが、ORゲート15によって、フリップフロップ11の出力とフリップフロップ12の出力との論理和により生成される。ユニット回路10_xに入力される選択信号sel_xが選択状態を示すレベルから非選択状態を示すレベルになると、クロックゲーティングの許可信号enoutであるフリップフロップ11の出力が“L”になってから、1クロック周期だけ遅れてモニタ信号cken_xを“L”にする。これにより、クロック信号の停止指示を受けてから実際にクロック信号が停止するまでにおいて、少なくとも最後の1周期のクロック信号の持続を保証している。

制御入力ゲート部10aにおいて、ORゲート16によって、クロックゲーティングの許可信号enoutであるフリップフロップ11の出力とクロック供給の許可信号chenとの論理和が実行される。さらに、その論理和の結果と選択信号sel_xとの論理積がANDゲート17によって実行され、これにより、フリップフロップ11の入力信号が生成される。

【0017】

ここで、クロック信号clk_xが選択状態にあり、選択信号sel_xが“H”、フリップフロップ11の入力信号が“H”であるとする。このとき、クロック信号clk_xが選択状態から非選択状態になると、選択信号sel_xが“H”から“L”に遷移して、フリップフロップ11の入力信号が“L”に変化する。次のクロック信号clk_xの立ち上がりによってフリップフロップ11

が動作し、その出力信号、すなわちクロック出力ゲート部10cの許可信号e n o u tが“L”になる。その結果、次のクロックc l k_xの立ち下がりによってクロック出力ゲート部10cが閉じられ、クロックの供給が停止される。

【0018】

反対に、最初にクロック信号c l k_xが非選択状態である場合、選択信号s e l_xが“L”であることからフリップフロップ11の入力信号、出力信号とともに“L”である。よって、ORゲート16の一方の入力レベルが“L”であり、ORゲート16は、クロック供給の許可信号c h e nが“H”になるまで待機している。選択信号s e l_xが“H”になり、クロック供給の許可信号c h e nが“H”になると、フリップフロップ11の入力信号が“H”に変化する。次のクロック信号c l k_xの立ち上がりによってフリップフロップ11が動作し、その出力信号、すなわちクロック出力ゲート部10cの許可信号e n o u tが“H”になる。その結果、次のクロックc l k_xの立ち下がりによってクロック出力ゲート部10cが開けられ、クロックの供給が開始される。

以上より、クロック信号の切り替え時に、クロック信号の停止と開始との間にクロック信号の供給線が“L”レベルで安定する期間が確保される。この期間内にクロック信号の実質的な切り替えが行われるため、ハザードの発生が防止される。

【0019】

以下、クロック切り替え動作を、タイミングチャートを用いて更に詳細に説明する。

図3は、第1の実施形態におけるクロック切り替え動作のタイミングチャートである。図3においては、第1のクロック信号c l k_m ($1 \leq m \leq x$) から第2のクロック信号c l k_n ($1 \leq n \leq x, n \neq m$) に切り替える動作時の信号波形の変化を示す。

【0020】

第1のクロック信号c l k_mが選択状態のとき、図3 (C) のように、選択信号s e l_mが“H”レベルである。このとき、クロック信号c l k_mに対応するユニット回路において、フリップフロップ11の入力信号、出力信号がと

もに“H”、したがってクロック出力ゲート部10cの許可信号`enout`が“H”である。これにより、クロック信号`clk_m`と同じ信号波形が、クロック出力ゲート部10cからクロック信号`clkout_m`として、出力回路20から出力クロック信号`clkout`として出力される（図3（H），（J））。

その一方で、第2のクロック信号`clk_n`の選択信号`sel_n`（図3（D））を含めた他の全ての選択信号が“L”レベルである。したがって、クロック信号`clk_m`に対応するユニット回路以外のユニット回路から出力される全てのクロック信号は、図3（I）に示すクロック信号`clkout_n`のように“L”レベルになっている。

各ユニット回路の出力状態を示すモニタ信号は、図3（E）に示す`cken_m`が“H”レベル、図3（F）に示す`cken_n`が“L”レベルであることから、フィードバック回路30から出力されるクロック供給の許可信号`chen`は、図3（G）のように“L”レベルをとる。

【0021】

時刻T1においてクロック切り替えの要求があり、選択信号`sel_m`が“H”から“L”に、選択信号`sel_n`が“L”から“H”に、それぞれレベルが遷移したとする。

このとき、クロック信号`clk_m`に対応したユニット回路10-mにおいて、ANDゲート17の働きでフリップフロップ11の入力信号が“H”レベルから“L”レベルに遷移する。次のクロックパルスの立ち上がり時刻T2においてフリップフロップ11の出力信号が“L”レベルになる。さらに、次のクロックパルスの立ち下がりタイミングで、クロック出力ゲート部10cが閉じて、以後、クロック信号`clk_m`の出力が停止される。その結果、図3（H），（J）のようにクロック信号`clkout_m`および`clkout`の電圧レベルが“L”に推移し、維持される。

その一方で、クロック信号`clk_n`の選択信号`sel_n`（図3（D））が“L”レベルから“H”レベルに推移するが、このときはクロック出力ゲート部10cの許可信号`enout`およびクロック供給の許可信号`chen`（図3（G））がともに“L”レベルでORゲート16が動作しないためANDゲート17

も動作できない。したがって、クロック出力ゲートの許可信号 `enout` がアクティブにならず、図3 (I) に示すように、この時点でのクロック信号 `clkout_n` がユニット回路 `10_n` から未だ出力されない。

【0022】

クロック信号 `clk_m` の停止が指示されてから 2 クロック周期目になった時刻 `T3`において、フリップフロップ12の出力が“L”レベルになり、クロック信号 `clk_m` の停止が 1 クロック周期遅れて検出される。つまり、図3 (H) に示すクロック信号 `clkout_m` の最後の 1 サイクルが経過した後に OR ゲート15の出力、即ち出力状態のモニタ信号 `cken_m` が“L”レベルに遷移する。その結果、フィードバック回路 (NORゲート) 30の入力が全て“L”レベルとなり、その出力信号であるクロック供給の許可信号 `chen` が、図3 (G) のように時刻 `T3` を境に“L”レベルから“H”レベルに遷移する。

【0023】

クロック供給の許可信号 `chen` が“H”になると、クロック信号 `clk_n` に対応したユニット回路 `10_n` において、OR ゲート16の出力が“H”レベルになり、フリップフロップ11の入力信号が“H”レベルとなる。次のクロック信号 `clk_n` の立ち上がり時刻 `T4` において、クロック出力ゲート部10cの許可信号 `enout` であるフリップフロップ11の出力信号が“H”レベルになる。これにより、図3 (F), (G) に示すように、OR ゲート15から出力されるモニタ信号 `cken_n` が“H”、クロック供給の許可信号 `chen` が“L”となる。

【0024】

クロック信号 `clk_n` に対応したユニット回路 `10_n` において、OR ゲート16の一方の入力に印加されているクロック供給の許可信号 `chen` が“L”になる。ところが、クロック出力ゲート部10cの許可信号 `enout` が“H”になっており、許可信号 `enout` がOR ゲート16の他の入力に印加されている。そのため、フリップフロップ11の入力信号および出力信号がともに“H”レベルを維持する。

クロック信号 `clk_n` の次の立ち下りでクロック出力ゲート部10cが開い

て、以後、時刻T5を境にクロック信号c1kout_nがユニット回路10_nから出力される。

【0025】

以上の結果、出力回路(ORゲート)20から出力されるクロック信号c1koutにおいて、図3(J)に示すように、それまで選択状態であった第1のクロック信号c1k_mが時刻T3で完全に停止し、時刻T3からT5までは“L”レベルが維持され、時刻T5から第2のクロック信号c1k_nが現出する。

【0026】

本実施形態におけるクロック切り替え方法においては、時刻T1でクロック切り替え指示があったとしても、直ぐにはクロック切り替え動作が行われない。時刻T1のクロック切り替え指示をトリガとして、クロック信号の停止と供給を遅延部10_bにより遅延させてクロック出力線の電位を“L”レベルで保障する時刻T3からT5の期間を創出している。

具体的には、時刻T2までクロック信号c1k_mの停止開始を遅延させ、時刻T3で全てのクロックが停止状態になったことがモニタされて始めて、クロック供給の許可信号chenが“H”となる。許可信号chenが“H”となると、それまで選択されていたが実際のクロック供給が禁止されていたクロック信号c1k_nの供給開始が指示される。クロック供給の許可信号chenが“H”レベルである期間は、クロック出力ゲート部10_cが閉じた非アクティブ状態であり、クロック出力線が必ず“L”レベルで安定している。そのため、クロック切り替え時のハザードは発生しない。また、クロック供給の許可信号chenが“L”レベルに遷移しても、その後、1クロック周期の“L”レベルを保証した上で、時刻T5にクロック信号c1k_nの供給が開始される。そのため、クロック信号c1k_nの供給期間が実際のクロック切り替え動作期間T3～T4に重なることがない。

【0027】

第1の実施形態におけるクロック切り替え回路によれば、複数のクロック信号とその選択信号が入力され、選択信号に応じて、出力すべきクロック信号を選択することができる。このため、複数のクロック信号のうち任意に第2のクロック

信号 $c1k_n$ を選んで、出力されているクロック信号を第1のクロック信号 $c1k_m$ から第2のクロック信号 $c1k_n$ に切り替えることができる。このとき、非選択となった第1のクロック信号 $c1k_m$ の出力をクロック出力ゲート部 $10c$ により停止させることにより、出力クロック信号線が“L”レベルで安定した状態にてクロック信号の切り替え動作を実行できる。

このとき、クロック出力ゲート部 $10c$ の許可信号 $enout$ がアクティブになって、さらに1クロック周期遅れて出力状態のモニタ信号 $cken_m$ を“H”から“L”にレベル遷移させる。このため、非選択となるクロック信号の停止時期を確実に予測することができる。

また、第2のクロック信号 $c1k_n$ の供給が、クロック切り替え動作から、少なくとも1クロック周期遅れて開始するため、同時に複数のクロック信号が選択状態になることがない。

以上より、切り替え時にクロック信号のパルスが印加されていることがなく、ハザードが発生しないため、誤動作が有効に防止されている。結果として、LSIの動作を破綻させることなくクロックを切り替えることができ、タスクの種類に応じて必要最小限の周波数のクロックに切り替え、LSI全体の消費電力を低減させることが可能となる。

【0028】

また、第1の実施形態におけるクロック切り替え回路は、個々のクロック信号に対応して同一のユニット回路を複数配置し、ユニット回路の出力状態をモニタする信号 $cken_i$ ($i = 1 \sim x$) を基にクロック供給の許可信号 $chen$ を生成し、許可信号 $chen$ とクロック信号の選択信号 sel_i からのクロック出力ゲートの許可信号 $enout$ を生成する構成である。このため、クロックの数に合わせてユニット回路の数を変更するだけで容易に設計変更ができ、汎用性が高いクロック切り替え回路とすることができる。

【0029】

[第2の実施形態]

図4は、第2の実施形態におけるクロック切り替え回路のブロック図である。

図4に図解したクロック切り替え回路において、クロック選択回路 10 のクロ

ック入力側に同期回路40が設けられている。他の構成は、第1の実施形態に関する図1と同じである。

【0030】

同期回路40は、クロック選択回路10を構成するユニット回路 $10-1 \sim 10-x$ ごとに設けられた複数のフリップフロップ41からなる。フリップフロップ41のD端子に選択信号 $s_{el_1} \sim s_{el_x}$ の何れかが印加され、フリップフロップ41のQ端子が、対応するユニット回路内のANDゲート17の入力と接続されている。複数のフリップフロップ41の全てのクロック入力端子CKが、出力回路20の出力線に接続されている。これによって、出力クロック信号 $clkout$ に同期して選択信号 $s_{el_1} \sim s_{el_x}$ がクロック選択回路10に取り込まれる。

【0031】

ところで、図3(C)の場合に選択信号 s_{el_m} が“H”レベルから“L”レベルに変化するタイミングの僅かなずれ(スキュー)によって、フリップフロップ11のクロック入力とD端子への信号入力とが重なることがある。このような場合、メタステーブルが生じ、フリップフロップ11の出力が不安定になることがある。ここで、メタステーブルとは、例えばクロック信号の周波数が高い場合に、フリップフロップがラッチ状態でも出力レベルが完全にローレベル“L”またはハイレベル“H”にならず、中間レベル“M”になることをいう。メタステーブルが発生すると、フリップフロップ11の出力が不安定になり、これが誤動作の原因となりかねない。選択信号の同期をとる理由は、選択信号のスキューに起因した誤動作を防止するためである。

【0032】

第2の実施形態では、このようなスキューおよびメタステーブルによる誤動作を防止するため、選択信号の同期用の複数のフリップフロップ41を設けている。複数のフリップフロップ41を出力クロック信号 $clkout$ に同期して動作させることにより、選択信号を一旦ラッチし同じタイミングでユニット回路に出力させる。これにより、選択されるクロック信号 $clk_1, clk_2, \dots, clk_x$ の位相がずれていても、また動作周波数が極めて高い場合でも、さら

に、任意の時刻に選択信号がレベル変化しても、クロック切り替え回路の動作の安定性を保証することができる。

【0033】

[第3の実施形態]

図5に、第3の実施形態におけるユニット回路の構成を、ユニット回路 $10-x$ で代表して示す。

図5に図解したユニット回路 $10-x$ において、ANDゲート17とフリップフロップ11との間に、新たに他のフリップフロップ18が接続されている。その他の構成および接続関係は、図2に図解した第1実施形態におけるユニット回路と同じである。

【0034】

フリップフロップ18の役割がメタステーブルおよびスキューによる誤動作防止であるという点で、図4におけるフリップフロップ41と同じである。但し、フリップフロップ18は、対策を取る対象の信号が異なる点と、ANDゲート17の後段に接続されている点で、フリップフロップ41と異なる。

フィードバック回路30から出力されるクロック供給の許可信号chenが“L”レベルから“H”レベルに変化するタイミング（図3（G）、時刻T4）のずれ（スキュー）によって、メタステーブルが生じフリップフロップ11の出力が不安定になり、次に時刻T5で供給されるべきクロック信号clk_nの供給開始タイミングがずれることがあり得る。

第3実施形態においては、このようなスキューおよびメタステーブルによる誤動作を防止するため、クロック供給の許可信号chenの同期用のフリップフロップ18をユニット回路ごとに設けている。フリップフロップ18を入力クロック信号、例えば図3（B）のclk_nに同期して動作させることにより、許可信号chenを一旦ラッチし、次段のフリップフロップ11と同期したタイミングで出力させる。これにより、フィードバック時に信号の位相がずれても、また動作周波数が極めて高い場合でも、クロック切り替え回路の動作の安定性を保証することができる。

なお、第3の実施形態における同期手段（フリップフロップ18）の付加と、

第2の実施形態における同期手段（フリップフロップ41）の付加とを組み合わせると、さらに動作の安定性が増し、望ましい。

【0035】

[第4の実施形態]

上述した第1～第3の実施形態では、出力回路として多入力ORゲート20を用い、各ユニット回路からのクロック信号 $\text{ckout}_1 \sim \text{ckout}_x$ の論理和をとることにより最終の出力クロック信号 clkout を生成していた。

第4の実施形態は、最終段の出力回路の代替に関する。

【0036】

図6は、第4の実施形態における出力回路の回路図である。

図6に図解した出力回路は、トランスマッシュョンゲートを用いたマルチプレクサ21とバッファ22とから構成される。マルチプレクサ21は、それぞれ対応するユニット回路から出力されるクロック信号 ckout_i ($i = 1, 2, \dots, x$) の伝達と遮断を制御するトランスマッシュョンゲート21aを複数有している。トランスマッシュョンゲート21aは、ソース同士、ドレイン同士を接続したPMOSトランジスタとNMOSトランジスタからなる。NMOSトランジスタは、それぞれ対応するモニタ信号 cken_i により制御され、PMOSトランジスタは、モニタ信号 cken_i をインバータ21bで反転した信号により制御される。複数のトランスマッシュョンゲート21aの出力がバッファ22の入力に接続され、バッファ22の出力から出力クロック信号 clkout が取り出される。

図6に図解した出力回路は、動作時に、複数のトランスマッシュョンゲート21aのうち、モニタ信号 cken_i が“H”レベルとなった1つのトランスマッシュョンゲートのみオンするので、クロック信号を高速に出力できる利点がある。

【0037】

図7は、第4の実施形態における出力回路の他の構成例を示す回路図である。

図7に図解した出力回路においては、トランスマッシュョンゲート21aの出力ノードと接地電位の供給線との間に放電手段23、例えばクロック供給の許可信号 chen によりゲートが制御されるNMOSトランジスタを有している。その

他の構成は、図6に図解した出力回路と同じである。

【0038】

クロック切り替え動作時に、全てのトランスマッショングート21aがオフするため、その期間のみバッファ22の入力がハイインピーダンスとなる。その期間は限定的で短いため通常は問題とならないと考えられる。但し、短期間とはいえ出力ノードが電気的にフローティング状態となるのは、余り好ましいことではない。

そこで、図7に図解した出力回路では、クロック供給の許可信号chenを用いることによって放電手段23を短時間（図3においては、期間T3～T4）だけオンさせるようにしている。これにより、クロック切り替え時にバッファ22の入力ノードが接地電位に固定され、このノードにノイズが重畠するようなことがないため、出力電位が、より安定する。

【0039】

【発明の効果】

本発明に係るクロック切り替え回路によれば、第1のクロック信号から第2のクロック信号に切り替える実際の動作時に、第1のクロック信号の出力が停止され、第2のクロック信号の供給開始も始まっていないクロックの出力停止期間が確実に確保される。このため、ハザードが生じることがなく誤動作が有効に防止されている。

【図面の簡単な説明】

【図1】

第1の実施形態におけるクロック切り替え回路のブロック図である。

【図2】

第1の実施形態におけるユニット回路の構成を示す回路図である。

【図3】

第1の実施形態におけるクロック切り替え動作のタイミングチャートである。

【図4】

第2の実施形態におけるクロック切り替え回路のブロック図である。

【図5】

第3の実施形態におけるユニット回路の構成を示す回路図である。

【図6】

第4の実施形態における出力回路の回路図である。

【図7】

第4の実施形態における出力回路の他の構成例を示す回路図である。

【図8】

クロックを切り替える方法における、一般的な動作のタイミングチャートである

。

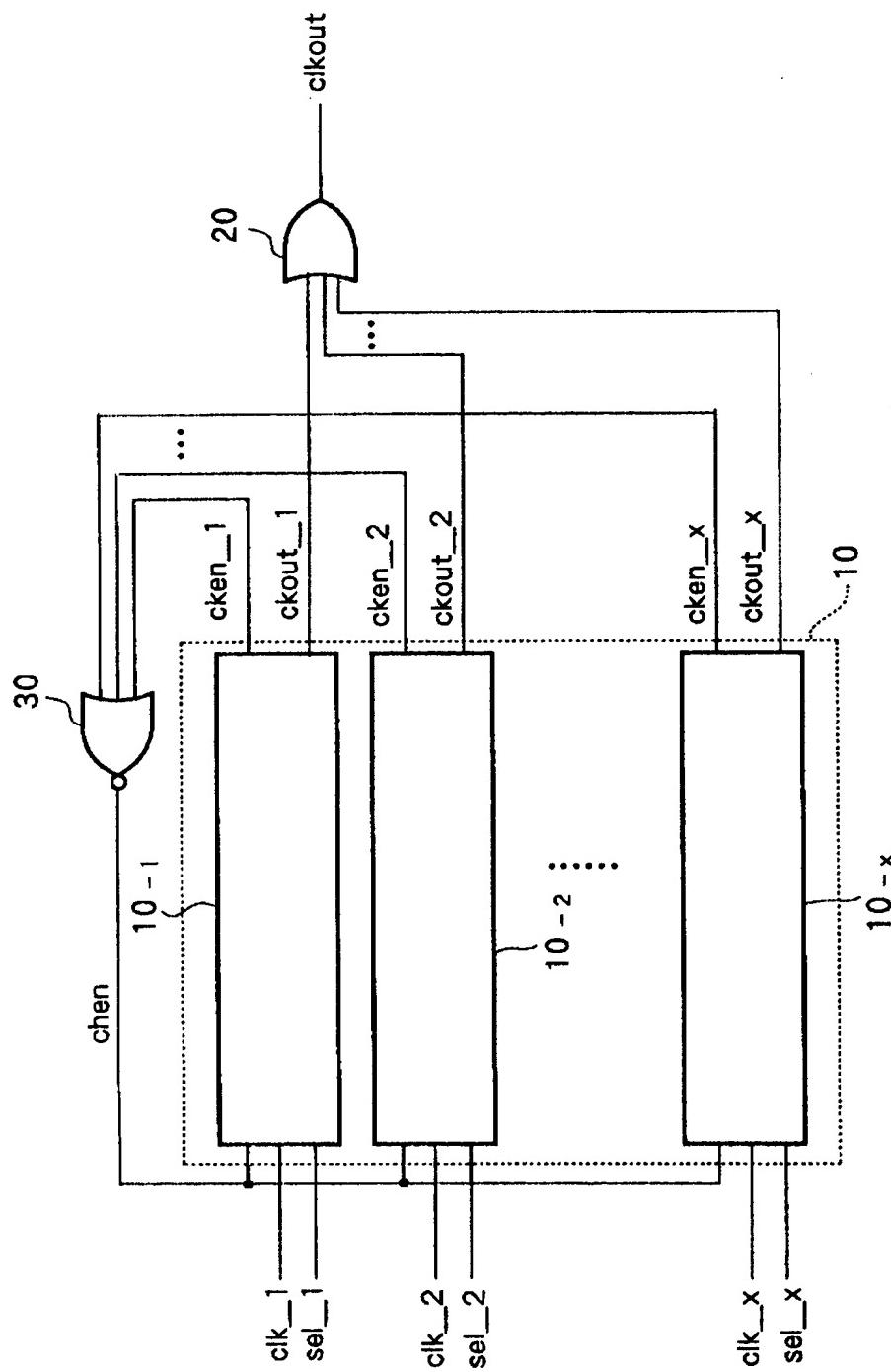
【符号の説明】

1 0 …クロック選択回路、 $1 0_{-1} \sim 1 0_{-n}$ …ユニット回路、1 0 a …制御入力
ゲート部、1 0 b …遅延部、1 0 c …クロック出力ゲート部、1 1, 1 2 …フリ
ップフロップ、1 3 …ラッチ、1 5, 1 6 …ORゲート、1 4, 1 7 …ANDゲ
ート、1 8 …同期手段、2 0 …出力回路、2 1 b …インバータ、2 1 a …トラン
スマッシュショングート、2 1 …マルチプレクサ、2 2 …バッファ、2 3 …放電手段
、3 0 …フィードバック回路、4 0 …同期回路、4 1 …同期手段

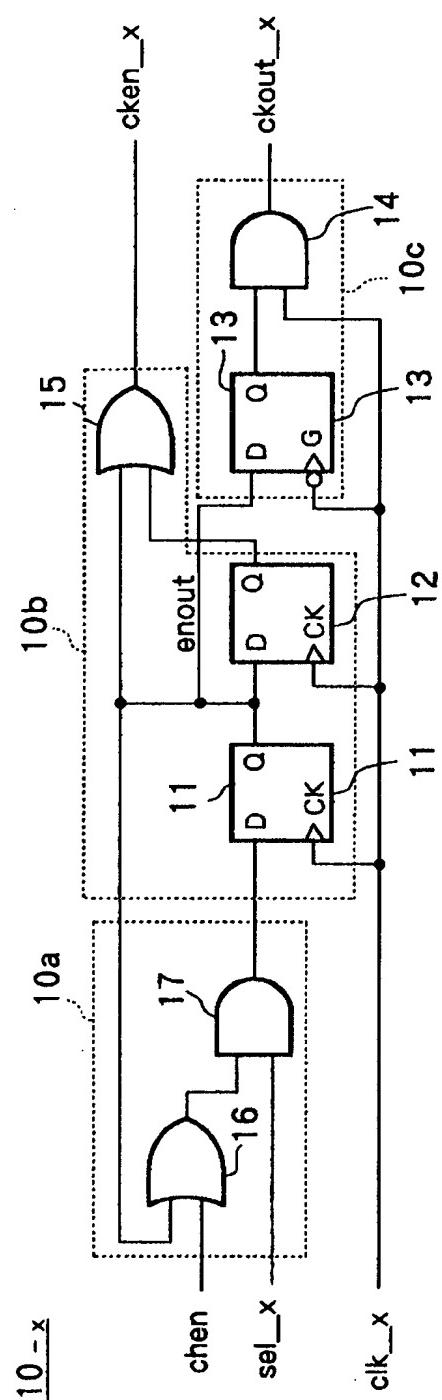
【書類名】

図面

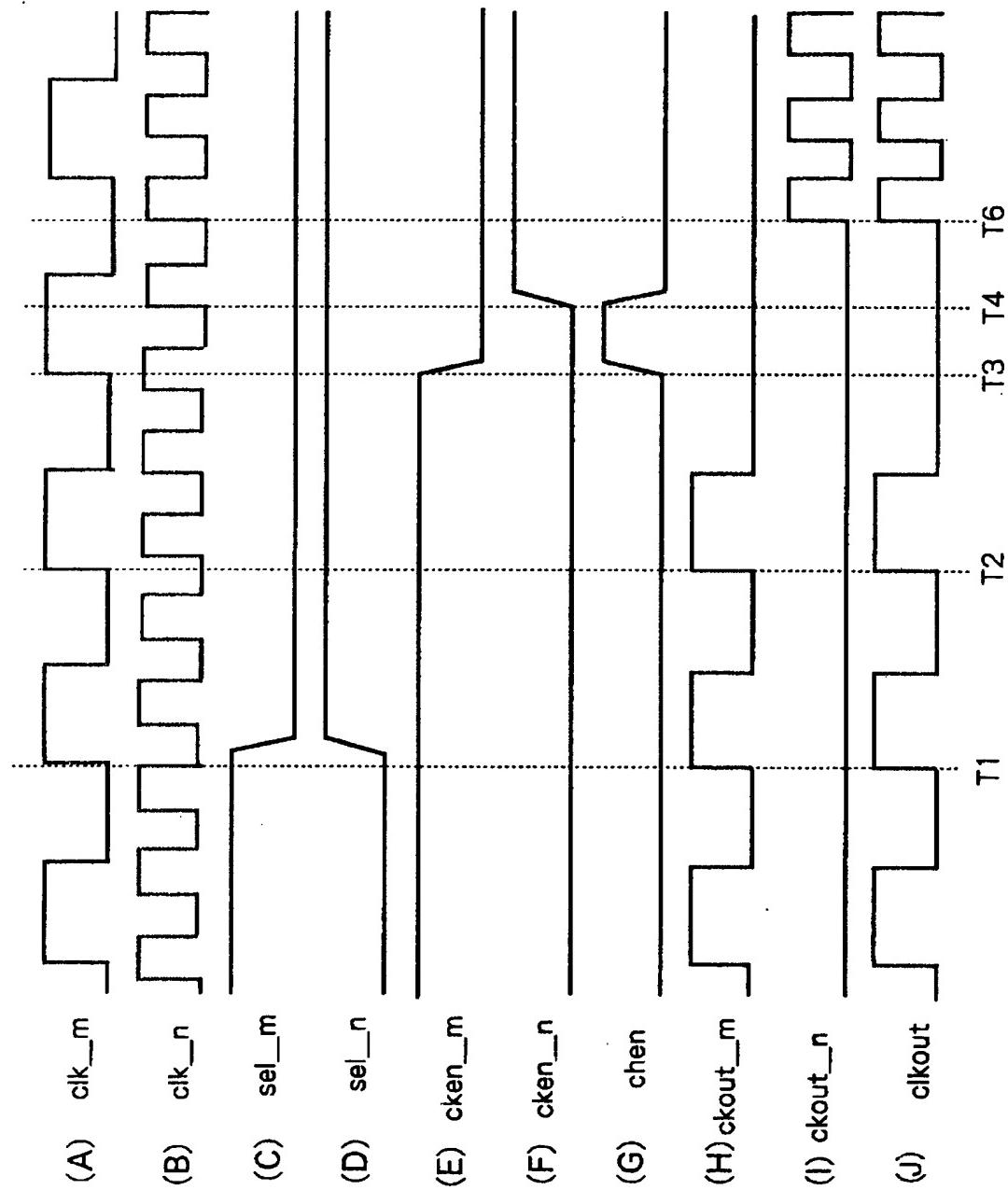
【図1】



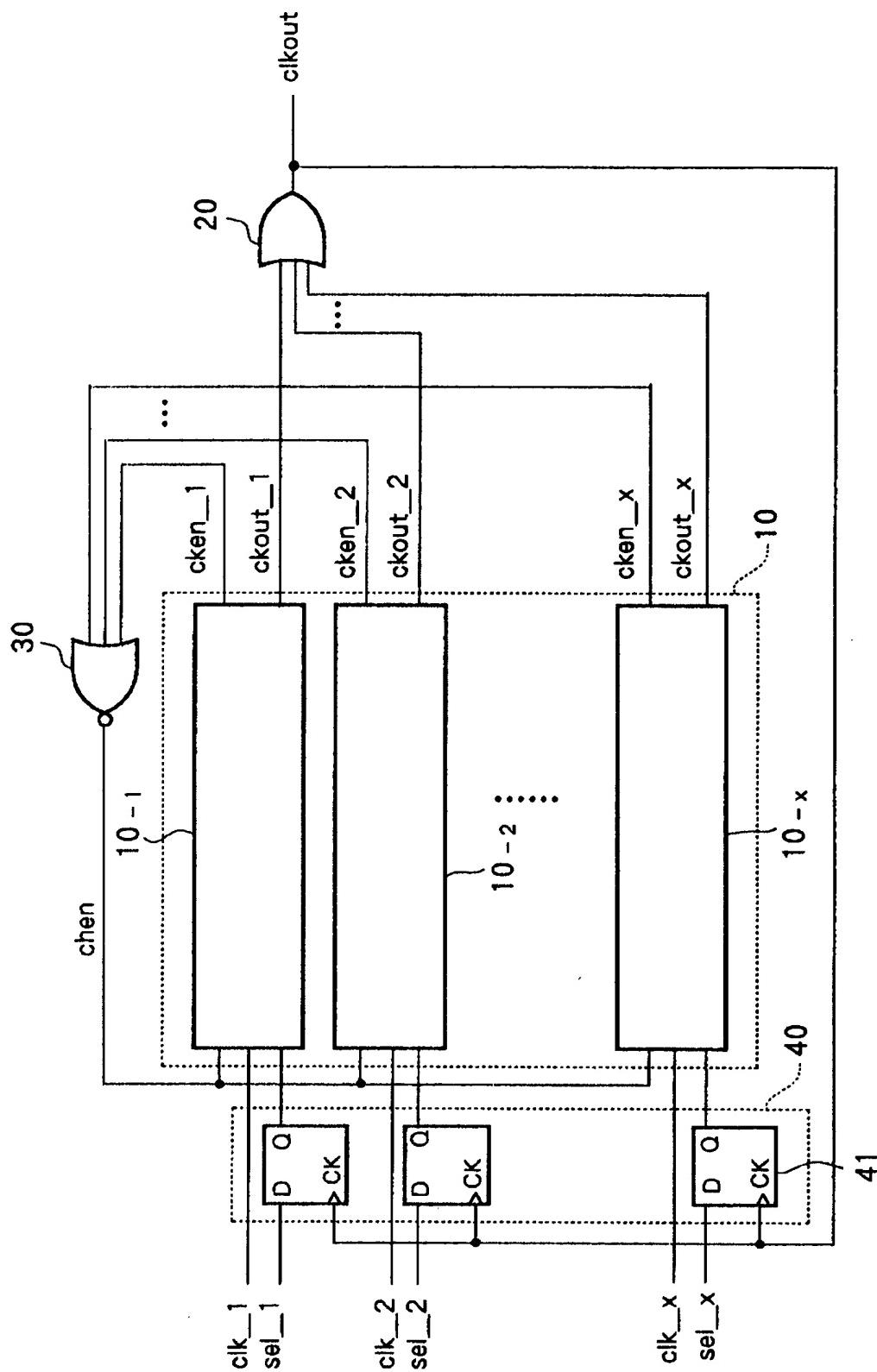
【図2】



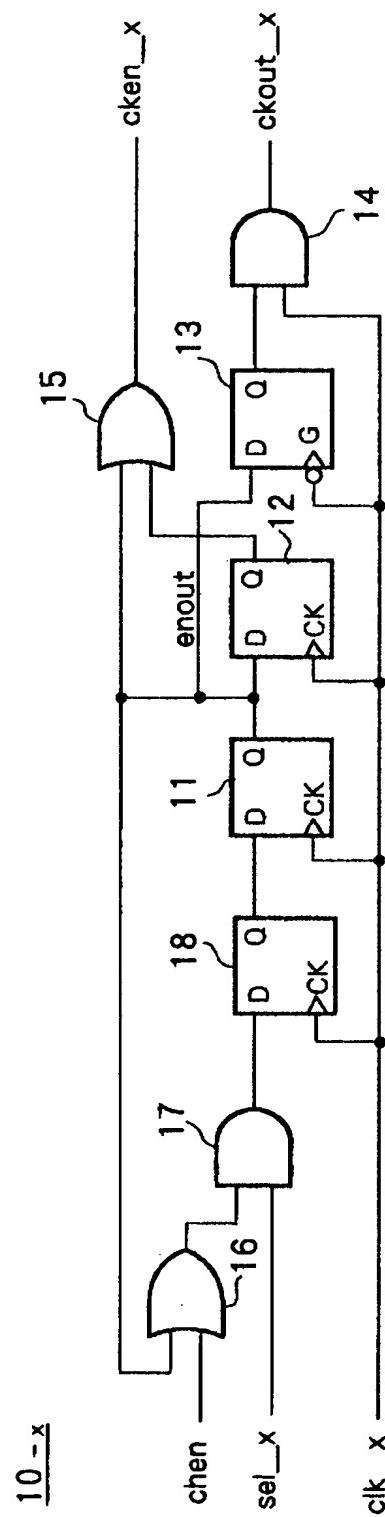
【図3】



【図4】



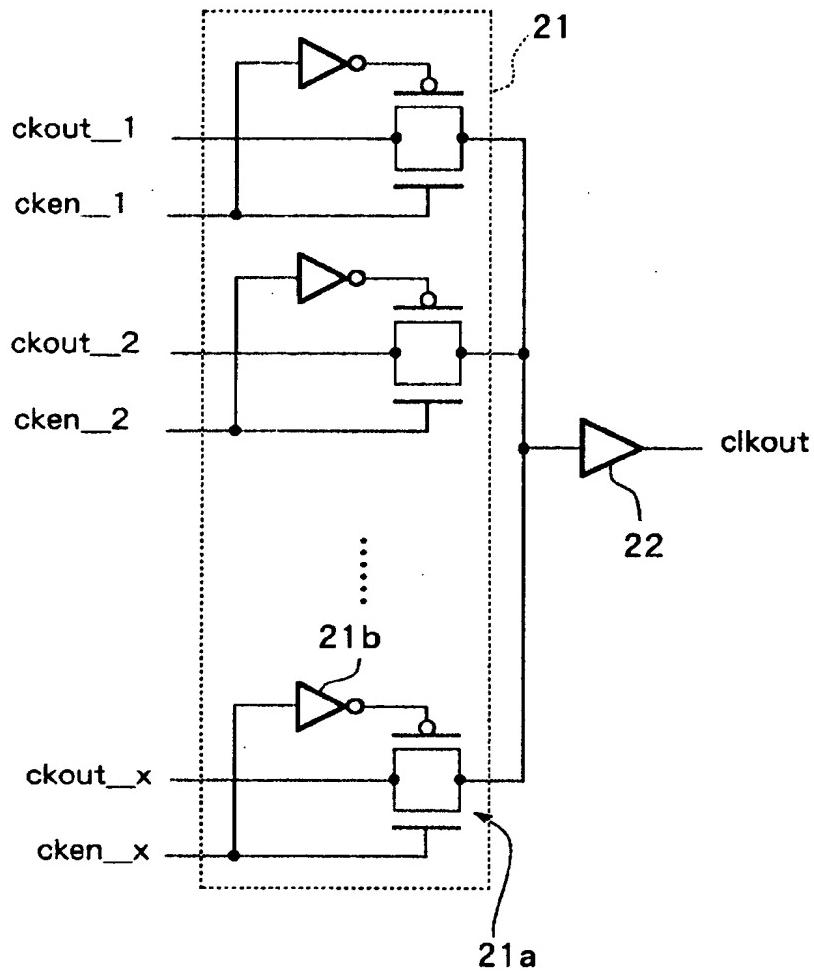
【図5】



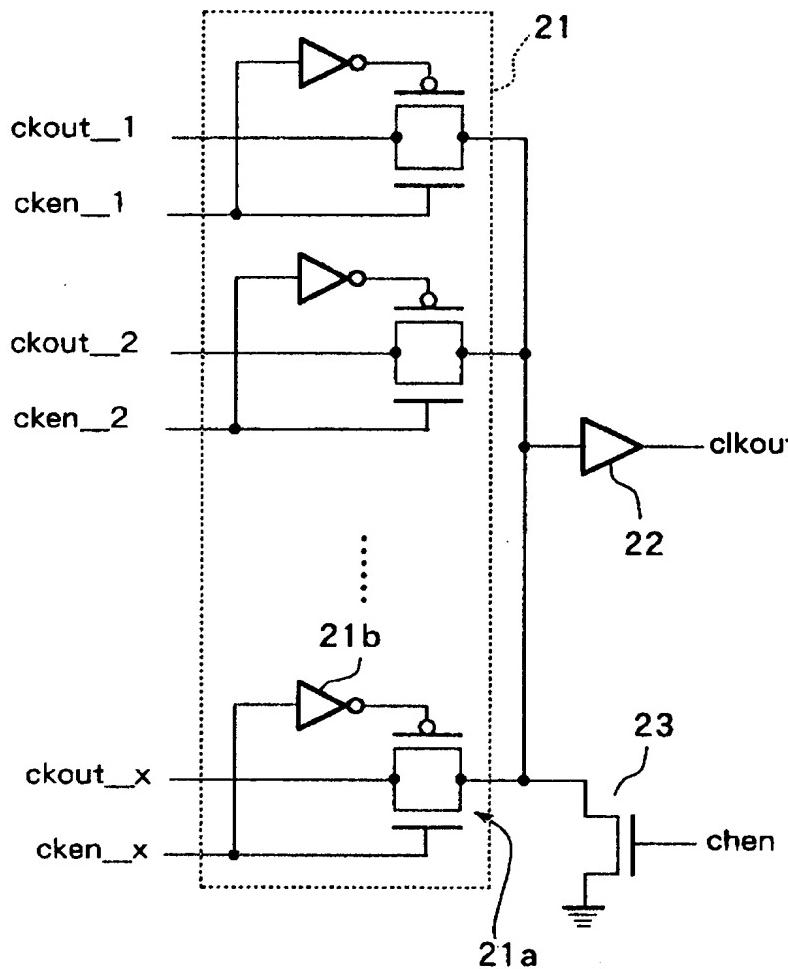
5

出証特2003-3042403

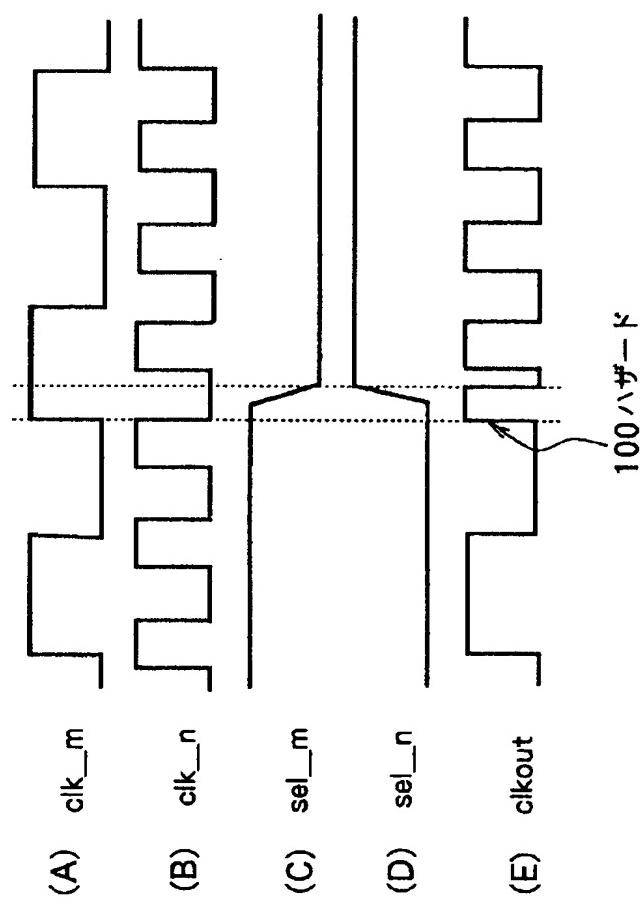
【図6】



【図7】



【図8】



【書類名】 要約書

【要約】

【課題】 周波数および位相が異なる複数のクロック信号において、出力中の第1のクロック信号を任意に選択された第2のクロック信号にハザードの発生を防止しながら切り替える。

【解決手段】 クロック信号 $c1k_i$ ($i = 1, 2, \dots, x$)、クロック信号の選択信号 sel_i 、および許可信号 $chen$ をそれぞれ入力し、選択信号と許可信号に応じてクロック信号の供給と停止を制御する複数のユニット回路 $10_1, 10_2, \dots, 10_x$ と、複数のユニット回路の出力状態をモニタし、第1のクロック信号の停止によって複数のユニット回路の全てがクロック信号の出力を停止したときに、第2のクロック信号の供給を開始することを許可する許可信号 $chen$ を複数のユニット回路に付与するフィードバック回路 30 と、を有している。

【選択図】 図1

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号
氏 名 ソニー株式会社